

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-298081
 (43)Date of publication of application : 26.10.2001

(51)Int.CI. H01L 21/768

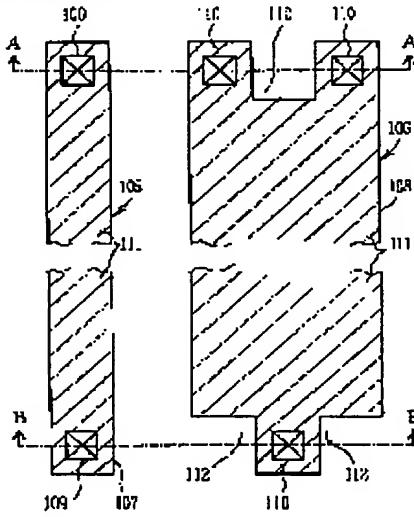
(21)Application number : 2000-115837 (71)Applicant : NEC CORP
 (22)Date of filing : 12.04.2000 (72)Inventor : MATSUMOTO AKIRA

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device which enables desired wiring property to be obtained, by equalizing the thickness of a photoresist, and forming a certain dimension of via hole, regardless of the difference of wiring width and wiring length of dual damascene wiring, and its manufacturing method.

SOLUTION: The trench 108 of dual damascene wiring 106 of width dimension made on the surface of an insulating film is provided with a dummy wall 112 in close vicinity to a via hole 110 made at the bottom of that trench 108, and the substantial width dimension of the trench 108 is made roughly the same as the width dimension of the trench 107 of dual damascene wiring 105 smaller in widthwise dimension by that dummy wall 112. It becomes possible to form equal dimension of photoresist pattern by exposure and development after applying and forming the photoresist in forming a via hole 110 in roughly equal condition in each of the wirings different in width dimension, and it becomes possible to form dual damascene wirings equal in contact resistance, by equalizing the dimensions of each via hole of each wiring difference in width dimension.



105:幅寸法の小さいデュアルダマスケン配線
 106:幅寸法の大きいデュアルダマスケン配線
 107:108:トレンチ
 109, 110:チ・アホール
 111:金属窓枠
 112:ダミー壁

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(31) 2

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-298081

(P2001-298081A)

(43) 公開日 平成13年10月26日 (2001. 10. 26)

(51) Int.Cl.⁷

H 01 L 21/768

識別記号

F I

テマコト^{*}(参考)

H 01 L 21/90

A 5 F 0 3 3

審査請求 未請求 請求項の数 5 O L (全 7 頁)

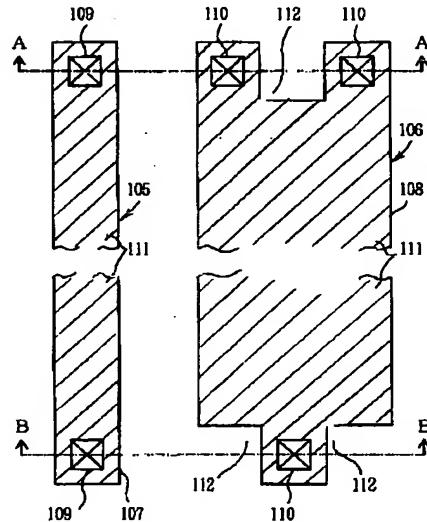
| | | | |
|-----------|-----------------------------|----------|--|
| (21) 出願番号 | 特願2000-115837(P2000-115837) | (71) 出願人 | 000004237 日本電気株式会社 東京都港区芝五丁目7番1号 |
| (22) 出願日 | 平成12年4月12日(2000. 4. 12) | (72) 発明者 | 松本 明 東京都港区芝五丁目7番1号 日本電気株式会社内 |
| | | (74) 代理人 | 100081433 弁理士 鈴木 章夫 |
| | | | F ターム(参考) 5F033 MM02 MM21 MM23 UU04 XX00 |
| | | | |

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 デュアルダマシン配線の配線幅、配線長の違いにかかわらず、フォトレジストの膜厚を均一化し、一定寸法のヴィアホールを形成して所望の配線特性を得ることを可能にした半導体装置及びその製造方法を提供する。

【解決手段】 絶縁膜の表面に形成された幅寸法の大きなデュアルダマシン配線106のトレンチ108には、当該トレンチ108の底面に形成されるヴィアホール110に近接してダミー壁112が設けられ、当該ダミー壁112によりトレンチ108の実質的な幅寸法を、幅寸法の小さいデュアルダマシン配線105のトレンチ107の幅寸法とほぼ同程度にする。ヴィアホール110を形成する際のフォトレジストを、幅寸法の異なる配線のそれぞれにおいてほぼ均一な状態で塗布形成し、露光、現像により均一な寸法のフォトレジストパターンを形成することが可能になり、幅寸法の異なるそれぞれの配線の各ヴィアホールの寸法を均一化し、コンタクト抵抗が等しいデュアルダマシン配線を形成することが可能になる。



105: 幅寸法の小さいデュアルダマシン配線
106: 幅寸法の大きいデュアルダマシン配線
107, 108: トレンチ
109, 110: ヴィアホール
111: 金属材料
112: ダミー壁

【特許請求の範囲】

【請求項1】 絶縁膜の表面にトレンチが設けられ、前記トレンチの底面に下層配線に接続するためのヴィアホールが設けられ、前記トレンチ及び前記ヴィアホール内に導電材料が埋設されているデュアルダマシン配線を備える半導体装置において、前記トレンチには前記ヴィアホールを形成する領域において、前記トレンチの幅寸法を小さくするためのダミー壁が設けられていることを特徴とする半導体装置。

【請求項2】 前記ダミー壁は、前記トレンチの両側の内壁一部をそれぞれトレンチ内方に向けて突出形成した構成であることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記ダミー壁は、前記トレンチの内壁の中間一部を前記トレンチの内方に向けて突出した構成であることを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記デュアルダマシン配線は、配線幅寸法の小さい配線と、それよりも配線幅寸法の大きな配線を含んでおり、前記配線幅の大きな配線において前記ダミー壁の相互間寸法、あるいはダミー壁とトレンチ内壁との間隔寸法が、前記配線幅寸法の小さい配線のトレンチ幅寸法にほぼ等しくなるように構成していることを特徴とする請求項1ないし3のいずれかに記載の半導体装置。

【請求項5】 絶縁膜の表面に第1のフォトレジストを塗布形成し、所要の配線パターンを露光し、現像した前記第1のフォトレジストにより前記絶縁膜をエッチングして前記絶縁膜の表面に所要の深さのトレンチを形成する工程と、前記トレンチを含む前記絶縁膜の表面に第2のフォトレジストを塗布形成し、所要のヴィアパターンを露光し、現像した第2のフォトレジストにより前記トレンチの底面の前記絶縁膜をエッチングしてヴィアホールを形成する工程と、前記トレンチ及びヴィアホールを埋設し得る膜厚に金属材料を堆積する工程と、前記金属材料の表面をエッチング、または研磨し、前記金属材料を前記トレンチ及びヴィアホール内にのみ残す工程とを備える半導体装置の製造方法において、前記第1のフォトレジストにより前記トレンチを形成する際に、前記ヴィアホールを形成する領域において、前記トレンチ内壁の一部を前記トレンチの内方に向けて突出したダミー壁を形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置に関し、特に絶縁膜に形成したトレンチ内に埋設状態に配線を形成するとともに、当該トレンチ内に下層配線との電気接続を行うヴィアホールを有するデュアルダマシン配線を備える半導体装置とその製造方法に関するものである。

【0002】

【従来の技術】近年における半導体装置の高集積化、高

密度化に伴い、素子間を接続する配線構造の多層化が進められ、これに伴い配線を層間絶縁膜中に埋設するダマシン配線が提案されている。このダマシン配線は、層間絶縁膜の表面に、配線路に沿ってトレンチ（凹溝）を形成し、このトレンチ内に導電材料を埋設し、かつその表面を平坦化することで配線を形成したものである。また、前記ダマシン配線を下層の配線に対して電気接続するために、前記トレンチ内の少なくとも一部に、下層配線に達するヴィアホールを設けたデュアルダマシン配線が提案されている。

【0003】図6は従来のデュアルダマシン配線の一例の平面図であり、図7(a), (b)は図6のDD線、EE線の各断面図である。第1の層間絶縁膜103及び下層配線102が形成されている半導体基板101上に第2の層間絶縁膜104が形成されており、前記第2の層間絶縁膜104にはそれぞれ所要の幅寸法、長さのデュアルダマシン配線105, 106が形成されている。前記各デュアルダマシン配線105, 106は、前記第2の層間絶縁膜104の表面に形成されたトレンチ107, 108と、前記トレンチ107, 108の一部ないし複数箇所において前記下層配線102に達するまで開口されたヴィアホール109, 110が形成されており、前記トレンチ107, 108及びヴィアホール109, 110内に金属材料111が埋設されている。これにより、前記トレンチ107, 108内に埋設された金属材料111で構成される各デュアルダマシン配線105, 106は、それぞれヴィアホール109, 110を通して下層配線102に電気接続されることになる。

【0004】このようなデュアルダマシン配線の製造方法は、例えば、第2の層間絶縁膜104を形成した後に、第1のフォトレジスト工程により第2の層間絶縁膜104の表面の所要領域を浅く選択エッチングしてトレンチ107, 108を形成する。次いで、第2のフォトレジスト工程により、前記トレンチ107, 108の底面の一部ないし複数箇所を選択エッチングしてヴィアホール109, 110を形成する。しかる後、第2の層間絶縁膜104の表面上に前記ヴィアホール及びトレンチを完全に覆うように金属材料111を堆積した後、当該金属材料111をエッチングバック、あるいは研磨して第2の層間絶縁膜104の表面上の金属材料111を除去することにより、トレンチ107, 108及びヴィアホール109, 110内にのみ金属材料111を埋め込むことが可能である。

【0005】

【発明が解決しようとする課題】このようなデュアルダマシン配線の製造方法において、前記第2のフォトレジスト工程では、トレンチ107, 108が形成された状態でトレンチ107, 108の底面の第2の層間絶縁膜104にヴィアホール109, 110を形成するが、この際に幅寸法や長さ寸法が異なる複数のデュアルダマ

ン配線を同時に形成したときに、フォトレジスト膜の膜厚を均一に形成することが困難になる。その結果として、フォトレジストを露光、現像したときに適切なパターン、特に所望のヴィアホールパターンを形成することができなくなることがある。すなわち、図8(a), (b)に図7(a), (b)に対応する断面図を示すように、ヴィアホールを形成する領域において、幅寸法の小さいデュアルダマシン配線105では、トレンチ107の幅寸法が小さいために、第2のフォトレジスト工程で用いる第2のフォトレジスト122を均一に塗布することが容易であり、適切な露光条件で所望のヴィアホールパターンを形成することが可能である。これに対し、幅寸法の大きいデュアルダマシン配線106では、ヴィアホール110を形成する領域でのトレンチ108の幅寸法が大きいために、塗布された第2のフォトレジスト122はトレンチ108の周縁部と中央部とで厚さにばらつきが生じるようになり、厚さの異なる箇所の各ヴィアホールパターン110間に形状、寸法のばらつきが生じるようになる。また、幅寸法の小さいデュアルダマシン配線105のヴィアホール109との幅寸法、形状に対してもばらつきが生じるようになる。したがって、このようなヴィアホールにおけるパターンの形状、寸法のばらつきによって、各配線105, 106と下層配線102との間のコンタクト抵抗にもばらつきが生じるようになり、所望の配線特性のダマシン配線を形成することが困難になる。

【0006】本発明の目的は、デュアルダマシン配線の配線幅、配線長の違いにかかわらず、フォトレジストの膜厚を均一化し、一定寸法のヴィアホールを形成して所望の配線特性を得ることを可能にした半導体装置及びその製造方法を提供するものである。

【0007】

【課題を解決するための手段】本発明は、絶縁膜の表面にトレンチが設けられ、前記トレンチの底面に下層配線に接続するためのヴィアホールが設けられ、前記トレンチ及び前記ヴィアホール内に導電材料が埋設されているデュアルダマシン配線を備える半導体装置において、前記トレンチには前記ヴィアホールを形成する領域において、前記トレンチの幅寸法を小さくするためのダミー壁が設けられていることを特徴とする。前記ダミー壁は、前記トレンチの両側の内壁一部をそれぞれトレンチ内方に向けて突出形成した構成とする。また、前記ダミー壁は、前記トレンチの内壁の中間一部を前記トレンチの内方に向けて突出した構成とする。また、本発明における前記デュアルダマシン配線は、配線幅寸法の小さい配線と、それよりも配線幅寸法の大きな配線を含んでおり、前記配線幅の大きな配線において前記ダミー壁の相互間寸法、あるいはダミー壁とトレンチ内壁との間隔寸法が、前記配線幅寸法の小さい配線のトレンチ幅寸法にはほぼ等しくなるように構成する。

【0008】また、本発明は、絶縁膜の表面に第1のフォトレジストを塗布形成し、所要の配線パターンを露光し、現像した前記第1のフォトレジストにより前記絶縁膜をエッチングして前記絶縁膜の表面に所要の深さのトレンチを形成する工程と、前記トレンチを含む前記絶縁膜の表面に第2のフォトレジストを塗布形成し、所要のヴィアパターンを露光し、現像した第2のフォトレジストにより前記トレンチの底面の前記絶縁膜をエッチングしてヴィアホールを形成する工程と、前記トレンチ及びヴィアホールを埋設し得る膜厚に金属材料を堆積する工程と、前記金属材料の表面をエッチング、または研磨し、前記金属材料を前記トレンチ及びヴィアホール内にのみ残す工程とを備える半導体装置の製造方法において、前記第1のフォトレジストにより前記トレンチを形成する際に、前記ヴィアホールを形成する領域において、前記トレンチ内壁の一部を前記ヴィアホールに向けて突出したダミー壁を形成することを特徴とする。

【0009】本発明によれば、幅寸法の大きなデュアルダマシン配線については、トレンチの内壁にダミー壁を設けることで、ダミー壁の相互間寸法、あるいはダミー壁とトレンチ内壁との間隔寸法、すなわち、トレンチの幅寸法を、幅寸法の小さいデュアルダマシン配線におけるトレンチの幅寸法とほぼ同程度の寸法とすることができ、ヴィアホールを形成する際の第2のフォトレジストを、幅寸法の異なる配線のそれぞれにおいてほぼ均一な状態で塗布形成し、露光、現像により均一な寸法のフォトレジストパターンに形成することが可能になる。これにより、幅寸法の異なるそれぞれの配線の各ヴィアホールの寸法を均一化し、コンタクト抵抗が等しいデュアルダマシン配線を形成することが可能になる。

【0010】

【発明の実施の形態】次に、本発明の実施形態を図面を参照して説明する。図1は本発明のデュアルダマシン配線の第1の実施形態の平面図であり、図2(a), (b)は図1のAA線、BB線の各断面図である。第1層間絶縁膜103及び下層配線102が形成されている半導体基板101上に第2層間絶縁膜104が形成されており、前記第2層間絶縁膜104にはそれぞれ所要の幅寸法、長さのデュアルダマシン配線、ここでは幅寸法の小さいデュアルダマシン配線105と、幅寸法の大きなデュアルダマシン配線106が形成されている。前記デュアルダマシン配線105, 106は、前記第2層間絶縁膜104の表面に形成された各トレンチ107, 108と、前記トレンチ107, 108の一部ないし複数箇所において前記下層配線102に達するまで開口されたヴィアホール109, 110とを備えており、その上で、前記トレンチ107, 108及びヴィアホール109, 110内に金属等の導電材料111が埋設された構成とされている。これにより、前記トレンチ107, 108内に埋設された金属材料111で構成される前記各

デュアルダマシン配線105, 106は、ヴィアホール109, 110を通して下層配線102に電気接続されている。ここで、幅寸法の小さいデュアルダマシン配線105は、設計寸法上最小の配線幅寸法で形成され、幅寸法の大きいデュアルダマシン配線106は電源配線等の大電流に対応した配線幅寸法で形成されている。

【0011】ここで、前記幅寸法の大きなデュアルダマシン配線106においては、前記ヴィアホール110の周縁に近接するように、前記トレンチ108の内壁の一部が内方に向けて突出されたダミー壁113が形成されている。このダミー壁113は、2つのヴィアホール110が並んでいる図1の上側の端部領域では、これら2つのヴィアホール110の中間領域にまで存在するようトレンチ108の内壁を内方に向けて突出してダミー壁112を形成している。また、図1の下側の端部領域のように配線幅方向のほぼ中間に1つのヴィアホール110が配設されている領域では、当該ヴィアホール110の両側に近接するように、トレンチ108の両側からトレンチ内壁を内方に向けて突出してダミー壁113を形成している。したがって、このダミー壁112を設けた領域では、配線の幅寸法は部分的に低減され、配線抵抗が増加することになるが、通常ではこの種のヴィアホール110は配線の長さ方向の両端部に配置されるため、配線全体からみれば、当該部分的な配線抵抗の増大が配線全体に与える影響は殆どない。

【0012】このようなデュアルダマシン配線105, 106の製造方法を図3及び図4を参照して説明する。なお、図3及び図4の(a), (b)はそれぞれ図2(a), (b)に対応する断面図である。先ず、図3(a), (b)のように、同図には表れない下層配線102及び第1層間絶縁膜103(図2参照)上に第2層間絶縁膜104を形成した後に、第1のフォトレジスト121を塗布し、かつ形成するトレンチ形状に露光、現像した後、当該第1のフォトレジスト121をマスクにした選択エッチングにより前記第1層間絶縁膜104の表面を浅く選択エッチングしてトレンチ107, 108を形成する。このとき、幅寸法の大きなトレンチ108では、前記第1のフォトレジスト121には前記したように、トレンチの内壁の一部をヴィアホールに向けて突出しており、これによりこの突出された部分の直下において前記第2の層間絶縁膜104によって前記ダミー壁113を形成する。なお、このダミー壁112は、ダミー壁112の相互間寸法、あるいは、ダミー壁112とトレンチ108の内壁との間隔寸法が、幅寸法の小さいトレンチ107におけるトレンチ幅寸法にはほぼ等しくなるような寸法にする。

【0013】次いで、図4(a), (b)のように、前記第1のフォトレジスト121を除去した後、改めて第2のフォトレジスト122を塗布し、かつ形成するヴィアホール形状に露光、現像した後、当該第2のフォトレ

ジスト122をマスクにした選択エッチングにより、前記トレンチ107, 108の底面の一部ないし複数箇所の前記第2の層間絶縁膜104を選択エッチングしてヴィアホール109, 110を形成する。このとき、特に幅寸法の大きなトレンチ108のヴィアホール110を形成する領域では、トレンチ108内においてダミー壁112の相互間、あるいはダミー壁112とトレンチ内壁との寸法が、幅寸法の小さなトレンチ107の幅寸法にはほぼ等しくされているため、ヴィアホール109を含む領域はもとより、ヴィアホール110を含む領域においても、前記第2のフォトレジスト122の膜厚はほぼ均一となり、その表面が平坦化されることになる。これにより、露光された第2のフォトレジスト122は所望とする形状、寸法で現像され、かつ第2のフォトレジスト122によりヴィアホール109, 110は所望の形状、寸法にパターン形成されることになる。

【0014】かかる後、図2(a), (b)に示したように、第2層間絶縁膜104の表面上に前記ヴィアホール及びトレンチを完全に覆うように金属材料111を堆積した後、当該金属材料111をエッチングバック、あるいは研磨して第2層間絶縁膜104の表面上の金属材料111を除去することにより、トレンチ107, 108及びヴィアホール109, 110内にのみ金属材料を埋め込むことが可能となり、前記各デュアルダマシン配線105, 106が形成される。

【0015】以上のように、幅寸法の大きなデュアルダマシン配線106については、トレンチ108の内壁にダミー壁112を設けることで、特にヴィアホール109が存在する領域においてダミー壁112の存在によってトレンチ108の実質的な幅寸法を、設計寸法上最小の幅寸法のデュアルダマシン配線105におけるトレンチ107の幅寸法とほぼ同程度の寸法とすることができます。これにより、図4に示したように、ヴィアホール109, 110を形成する際の第2のフォトレジスト122を、幅寸法の異なるデュアルダマシン配線105, 106のそれそれにおいてほぼ均一な膜厚に塗布形成し、露光、現像により均一な寸法のフォトレジストパターンを形成することが可能になる。したがって、幅寸法の異なるデュアルダマシン配線105, 106の各ヴィアホール109, 110の寸法を均一化し、コンタクト抵抗が等しいデュアルダマシン配線を形成することが可能になる。

【0016】図5は本発明の第2の実施形態を示す平面図とそのCC線断面図である。前記第1の実施形態では、幅寸法の大きなデュアルダマシン配線106においては、トレンチ108の内壁の一部をヴィアホール側に向けて内方に突出してダミー壁112を形成しているが、この実施形態では、ヴィアホール109を形成する領域において、トレンチ108の底面を、表面方向に向けて立設することで、換言すればヴィアホールに近接す

る領域において第2の層間絶縁膜104の一部をエッチングせず島状に残することでダミー壁113を形成している。この島状のダミー壁113により、幅寸法の大きなデュアルダマシン配線106においても、トレンチ108の幅寸法を低減でき、ヴィアホール110を含む領域における第2のフォトレジストの膜厚を均一化することが可能となる。また、この実施形態では、ダミー壁113を形成しても、ダミー壁113とトレンチ108の内壁との間に金属材料111が存在しているため、配線抵抗の増加を抑制する上で有効となる。

【0017】また、図示は省略するが、ダミー壁は必ずしもヴィアホールに対して配線幅方向に配置する必要はない、ヴィアホールの四隅に対向する箇所に前記第2の実施形態のような島状のダミー壁を設けるようにしてもよい。

【0018】

【発明の効果】以上説明したように本発明は、絶縁膜の表面に形成された幅寸法の大きなデュアルダマシン配線のトレンチには、当該トレンチの底面に形成されるヴィアホールを形成する領域にダミー壁が設けられ、ダミー壁の相互間寸法、あるいはダミー壁とトレンチ内壁との間隔寸法を、幅寸法の小さいデュアルダマシン配線におけるトレンチの幅寸法とほぼ同程度の寸法とすることにより、ヴィアホールを形成する際のフォトレジストを、幅寸法の異なる配線のそれぞれにおいてほぼ均一な状態で塗布形成し、露光、現像により均一な寸法のフォトレジストパターンを形成することが可能になる。これにより、幅寸法の異なるそれぞれの配線の各ヴィアホールの

寸法を均一化し、コンタクト抵抗が等しいデュアルダマシン配線を形成することが可能になる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態の平面図である。

【図2】図1のAA線、BB線の各断面図である。

【図3】第1の実施形態の製造方法の工程順に示す断面図のその1である。

【図4】第1の実施形態の製造方法の工程順に示す断面図のその2である。

【図5】本発明の他の実施形態の平面図とCC線断面図である。

【図6】従来のデュアルダマシン配線の平面図である。

【図7】図6のDD線、EE線の各断面図である。

【図8】従来の問題点を説明するための断面図である。

【符号の説明】

101 半導体基板

102 下層配線

103 第1の層間絶縁膜

104 第2の層間絶縁膜

105 幅寸法の小さいデュアルダマシン配線

106 幅寸法の大きいデュアルダマシン配線

107, 108 トレンチ

109, 110 ヴィアホール

111 金属材料

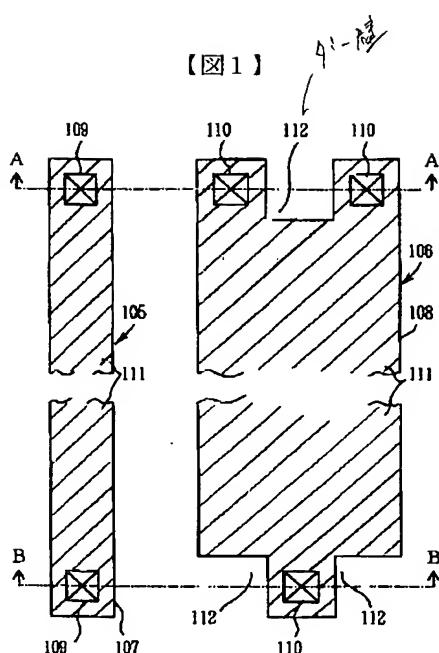
112, 113 ダミー壁

121 第1のフォトレジスト

122 第2のフォトレジスト

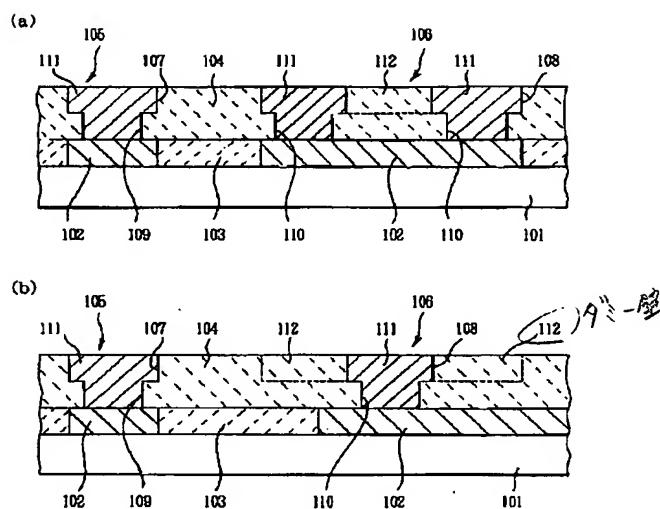
BEST AVAILABLE COPY

(6) 001-298081 (P2001-298081A)



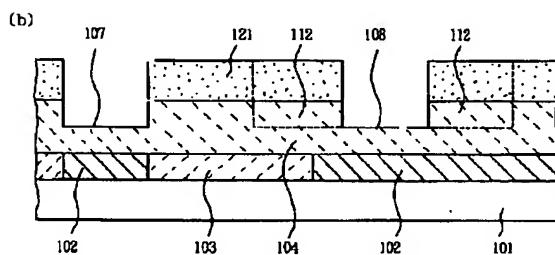
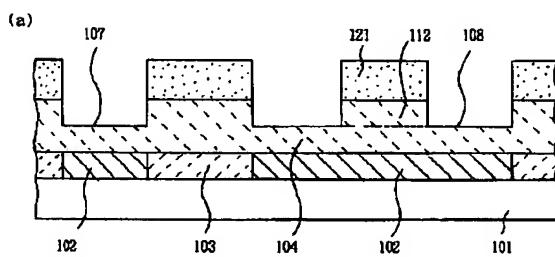
105:幅寸法の小さいデュアルダマシン配線
106:幅寸法の大きいデュアルダマシン配線
107, 108:トレンチ
109, 110:ヴィアホール
111:金属材料
112:ダミー壁

【図2】



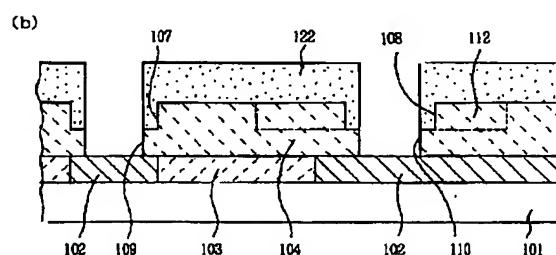
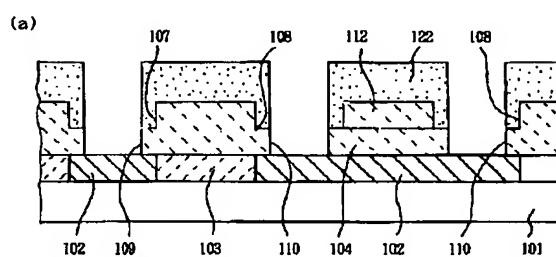
101:半導体基板
102:下層配線
103:第1の層間絶縁膜
104:第2の層間絶縁膜
105:幅寸法の小さいデュアルダマシン配線
106:幅寸法の大きいデュアルダマシン配線
107, 108:トレンチ
109, 110:ヴィアホール
111:金属材料
112:ダミー壁

【図3】



101:半導体基板
102:下層配線
103:第1の層間絶縁膜
104:第2の層間絶縁膜
107, 108:トレンチ
112:ダミー壁
121:第1のフォトレジスト

【図4】

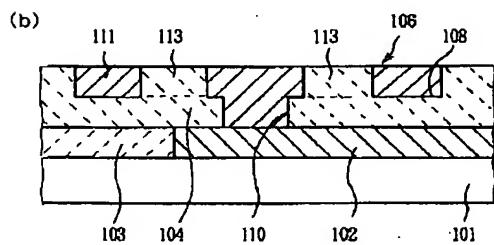
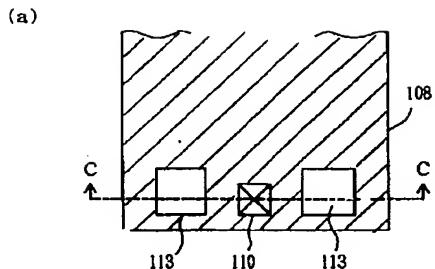


101:半導体基板
102:下層配線
103:第1の層間絶縁膜
104:第2の層間絶縁膜
107, 108:トレンチ
109, 110:ヴィアホール
112:ダミー壁
122:第2のフォトレジスト

BEST AVAILABLE COPY

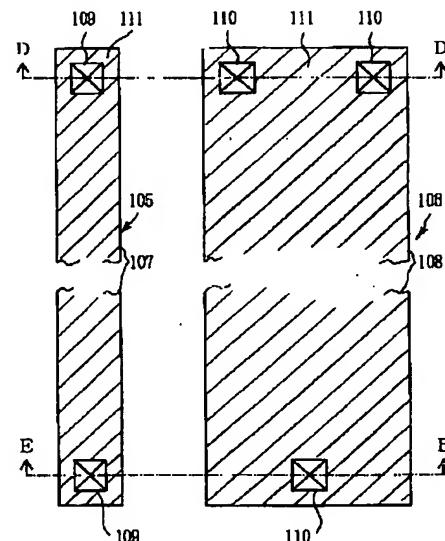
!(7) 001-298081 (P2001-298081A)

【図5】



101: 半導体基板
102: 下層配線
103: 第1の層間絶縁膜
104: 第2の層間絶縁膜
105: トレンチ
106: ヴィアホール
107: 金属材料
108: ダミー層
110: ヴィアホール
111: 金属材料

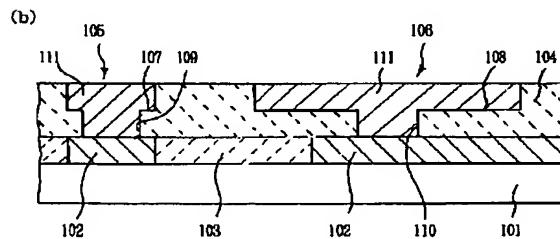
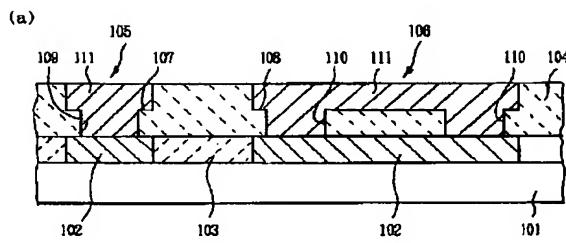
【図6】



105: 幅寸法の小さいデュアルダーマシン配線
106: 幅寸法の大きいデュアルダーマシン配線
107, 108: トレンチ
109, 110: ヴィアホール
111: 金属材料

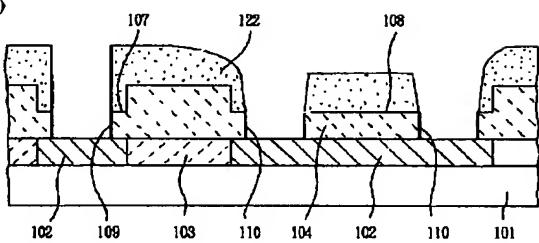
【図8】

【図7】

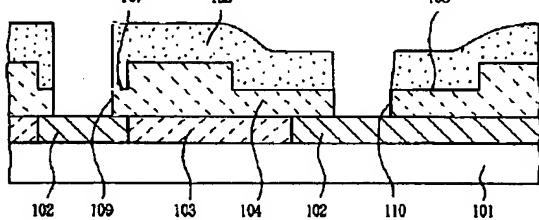


101: 半導体基板
102: 下層配線
103: 第1の層間絶縁膜
104: 第2の層間絶縁膜
105: 幅寸法の小さいデュアルダーマシン配線
106: 幅寸法の大きいデュアルダーマシン配線
107, 108: トレンチ
109, 110: ヴィアホール
111: 金属材料

(a)



(b)



101: 半導体基板
102: 下層配線
103: 第1の層間絶縁膜
104: 第2の層間絶縁膜
107, 108: トレンチ
109, 110: ヴィアホール
122: 第2のフォトレジスト